PAT-NO:

· • •

JP403184391A

DOCUMENT-IDENTIFIER:

JP 03184391 A

TITLE:

ASSEMBLING OF SEMICONDUCTOR LASER

PUBN-DATE:

August 12, 1991

INVENTOR - INFORMATION:

NAME

NAGAI, YUTAKA

ASSIGNEE-INFORMATION:

NAME MITSUBISHI ELECTRIC CORP COUNTRY

N/A

APPL-NO: JP01324531

APPL-DATE: December 13, 1989

INT-CL (IPC): H01S003/18, H01L023/36

US-CL-CURRENT: 372/43

ABSTRACT:

PURPOSE: To ease assembling amd improve mass-production by simultaneously polishing an LD wafer and a spacer semiconductor substrate.

CONSTITUTION: In polishing the back surface in an LD process, a semiconductor substrate of the same type as that of the LD is polished simultaneously with an LD wafer, and the surface of the same to be polished is etched. The thickness d<SB>1</SB> of an LD chip 1 and that d<SB>2</SB> of a spacer 2 are formed in the order of μ m.

COPYRIGHT: (C) 1991, JPO&Japio

⑩ 日 本 国 特 許 庁 (J P)

① 特許出願公開

⑫ 众 開 特 許 公 報 (A) 平3-184391

®Int. Cl. 5

庁内整理番号

@公開 平成3年(1991)8月12日

H 01 S 3/18

6940-5F

H 01 L 23/36

7220-5F H 01 L 23/36

審査請求 未請求 請求項の数 1 (全3頁)

50発明の名称 半導体レーザの組立方法

> 顧 平1-324531 **創特**

識別記号

22出 頤 平1(1989)12月13日

⑩発 明 者

兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社光・マ イクロ波デバイス研究所内

勿出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

70代 理 人 弁理士 大岩 増雄 外2名

1. 発明の名称 半導体レーザの組立方法

ヒートシンク上の中央に半導体レーザチップ が接着され、数半導体レーザチップの両側で一 定の距離の遮所にスペーサが接着され、該半導 **はレーザチップ及びはスペーサトにヒートシン** クがとりつけられ、彼ヒートシンク上に食ワイ ャがワイャボンダされているような半導体レー ザの組立てにかいて、数スペーサが数半導体レ ーザと同種の半導体基板で数半導体レーザのブ ロセス工程中の裏面研磨時に同時に研磨され所 定の大きさに加工されたことを特徴とする半導

体レーザの組立方法。 発明の詳細な説明

〔産業上の利用分野〕

との発明は特に高出力半導体レーザの組立方 生に関するものである。

「従来の技術」

装る図は従来の半導体レーザ(以下DDと略 **ナ)の上下両側にヒートシンクを設けた場合の** 集子新面図で、図中、川LDチップ、21スペー サ、①下側ヒートシンク、①上側ヒートシンク 、(4)金ワイヤをそれぞれ示す。

次に組立方法について説明する。

本州カエカ、 棒に団体レーザ助起に用いられ るような L D では、最大元出力 Pmax はチップ 内の発熱による光出力の熱的飽和によつて決ま る。よつて Pass の向上を図るためにはLDか **ら効率よく放棄させねばならない。そとで、罪**

* 図に示すよりに、従来のジャンクションダウ ン組立、つまり発光領域を下側のヒートシンク

4)に近接する組立法にさらに上側にもヒートシ ンク41を接着するととにより放船特性を改善す

る方法をとつていた。なかこの場合、上側ヒー

トシンクはLDチップ川に対してかなり大きく . すた接着後 ト値ヒートシンクの ト部に会りイ

ヤボをワイヤボンドせねばならないので、絶縁 物で構成されたスペーサはをLDチップ川の両

個に設置して上側ヒートシンクの安定化を図つ ていた。

[発明が解決しようとする課題]

. . .

従来の高出力 L D の組立方法は以上のように 機成されていた。

度果の方法によると、LDテップの厚さは、とスペーサの厚さはまと。EDテップの厚さはまとれるととは非常してかしいので、面がそろいにくい始緩いたりして組立しづらいという問題があつた。
になされたもので、LDテップとスペーサの厚さが、Bオーダーで一致しているのでがそろとをは、非常に組立てしたといる。

目的とする。 〔課題を解決するための手段〕

この希明に係る高出力 L D の 組立方法は、 L D のプロセス工程中の 長面研測 で L D 用 クェハ と同種の 学導体 基板を同時に 研測 し、 L D 用 ク

プロセス工製の乗給段階の裏面研算及び研算区のエッケンタにある機能につ適程でもDウェハの順度は100m間度になる。この厚場化は、のエハを容易に分詞できるようにするためである。この時どうしても設定層厚に対して±10mm程度は5ついてしまう。従つて、スペーサの厚みを数mm 程度で再現性良く作製しても、LDナップ自身の厚みのはらつきのため常起したよう。不都台が生じてしまう。

本発明では、LDのプロセス工程中の裏面研 解除にLDと同様の平導体高板をLDB用ウェハ と同時に研磨及が研磨面エッナを行ええば互い の制厚は土まり車程度では仅等しくなる。研磨 した半球体高板をスペーサに必要を大きさにサン が同してLDチップと同じ質領で下列ヒートック が同してLDチップと同じ質領で下列とートック が同してLDチップと同じ受領で下列と、LD スペーサと同をそうえることができる。この結 ま、高出力 LD の組立てが容易になるので量を 性が同上する。

次にこの発明の他の一実施例について説明す

ェハと同じにして、スペーサとして使かりとす るものである。

[作用]

この発明にかける高出力 L D の組立方法に、 L D 用 9 エハとスペーサ用の 半導体基低を開時 併勝するので、 L D チップとスペーサの 海厚 が p m オーゲーで一数する結果、 独立でしやすく たる。

(実施例)

以下、この発明の一条臨例を図について説明する。

第1 図にかいて、図中、(II L D チップ、(I) スペーサ、(II 下何とートシンク、(II 上側ヒートシンク、(II 上側ヒートシンク、(II 全ワイヤをそれぞれ示す。

裏出力 L D の組立てにかいて、従来のスペーサが充分な用をなさないのは、 L D の厚みがりょ 不様に l 0 sm 相重のオーダーではらつくからである。 C たは本質的に L D の プロセスに帰 図 する。 L D に用いられる半導体 悪板は 800 ~400 sm の 制厚の 4 のが一枚的である。 L かし、

る。 第1 図(b) がこの発明の他の一実獲例を示す 図で、図中のIII はスペーサ 用LD、II) の矢印 は LD の P N 場合の作用を チカギカ 示す。

和述の発明では、LD用ウェハと同時に保助した半導体高便なメペーサをして利用したが、この一実施同では同一ウェハのLDデップそのなる、ペーサとして利用した。この場合、スペーサとして利用した。この場合、が総たスペーサ用 LDIIIでを扱って電視が適れることがをしたは裏音画ではなるようにすれば、LDIIIでは音画では、スペーサ H LDIIIでのP N 展音画には速ペッススがかかつで、2000 ので電視は使れない。厚みに対すいるので電視は使れない。厚みに、銀のカッエへからどのたチップならほぼ同じなので、銀のカ来」

以上のように、この預明によれば、スペーサ をLD用ゥエハと同時に研修した半導体書板の るいは同一ゥエハからとつたLDチップを使え ば、LDとスペーサの歯が数 » ロ のオーダーで

特開平3-184391(3)

そろう 信果、組立てが 移 になり 歯産性が向上 する等の効果がある。

4. 図面の簡単な説明

第1回 M は にの発明の一実系列による高出力 し D の 組立てを示した図、第1回 M にこの発明 の他の 実施 別になる高出力 し D の組立てを示し た図、第1回になまの高出力 L D の組立てを示 した図でする。

図中、川は L D チップ、 おはスペーサ、山は 下海ヒートッンク、 山は上海ヒートッンク、 山は上海ヒートッンク、 山は g N 長台をそれぞれ示す。 こか、図中国一杯9は同一または 相当 男分を示方

代理人 大 學 ## ##





